

(19) Organisation Mondiale de la Propriété  
Intellectuelle  
Bureau international



(43) Date de la publication internationale  
1 septembre 2005 (01.09.2005)

PCT

(10) Numéro de publication internationale  
**WO 2005/081314 A2**

(51) Classification internationale des brevets<sup>7</sup> : H01L 23/50

(72) Inventeur; et

(21) Numéro de la demande internationale :

PCT/EP2005/000481

(75) Inventeur/Déposant (pour US seulement) : AVIAN,  
Philippe [FR/FR]; 6, lotissement La Maison, F-31120  
Goyrans (FR).

(22) Date de dépôt international :

19 janvier 2005 (19.01.2005)

(81) États désignés (sauf indication contraire, pour tout titre de  
protection nationale disponible) : AE, AG, AL, AM, AT,  
AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO,  
CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB,  
GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG,  
KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG,  
MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH,  
PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN,  
TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(25) Langue de dépôt :

français

(26) Langue de publication :

français

(30) Données relatives à la priorité :

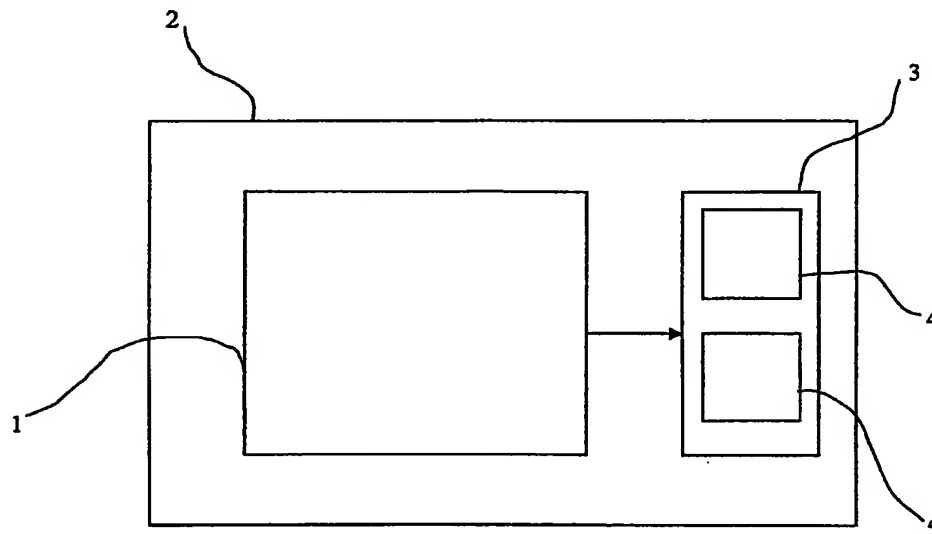
0400525 21 janvier 2004 (21.01.2004) FR

(84) États désignés (sauf indication contraire, pour tout titre  
de protection régionale disponible) : ARIPO (BW, GH,  
GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM,  
ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM),

[Suite sur la page suivante]

(54) Title: OPTIMISATION OF THE NUMBER OF POWER OUTPUTS FOR AN INTEGRATED CIRCUIT

(54) Titre : OPTIMISATION DU NOMBRE DE SORTIES DE PUISSANCE D'UN CIRCUIT INTEGRE



(57) Abstract: The invention relates to a method for optimisation of the number of power outputs for a control device of the integrated circuit type for specific applications (1), mounted on a printed circuit (2), the number of power outputs depending on the application, characterised in respectively mounting a first type of integrated circuit with a first number of power outputs and a second type of integrated circuit with a second number of power outputs in two housings (4, 5) with geometrically identical connections, such that the two circuits are made suitable for fixing to the board (2) and in providing at least two positions on the board for fixing said two housings (4, 5), the number of outputs required for the application being achieved by fixing to said two positions at least two circuits selected from the circuit of the first type and the circuit of the second type.

[Suite sur la page suivante]

WO 2005/081314 A2



européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

*En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.*

**Publiée :**

- *sans rapport de recherche internationale, sera republiée dès réception de ce rapport*

---

**(57) Abrégé :** L'invention concerne un procédé d'optimisation du nombre de sorties de puissance d'un dispositif de commande électronique du type circuit intégré à application spécifique (1) monté sur une carte de circuit imprimé (2), le nombre de sorties de puissance dépendant de l'application, caractérisé en ce qu'il consiste à monter dans deux boîtiers (4, 5) présentant des connectiques géométriquement identiques, respectivement un circuit intégré d'un premier type comprenant un premier nombre de sorties de puissance et un circuit intégré d'un second type comprenant un second nombre de sorties de puissance, de sorte à rendre lesdits deux circuits compatibles pour leur implantation sur la carte (2), et à prévoir au moins deux emplacements sur la carte pour l'implantation desdits boîtiers (4, 5), le nombre de sorties nécessaires à l'application étant obtenu en implantant audits emplacements au moins deux circuits choisis parmi ledit circuit du premier type et ledit circuit du second type.